

(19) Japan Patent Office (JP)

(12) Publication of Patent Application (A)

(11) Japanese Published Patent Application No. H10-62814

(43) Date of Publication: March 6, 1998

---

(51) Int. Cl. <sup>6</sup>	Classification Number	JPO File Number	FI
G02F 1/136	500	G02F 1/136	500
H01L 29/786		H01L 29/786	612C

Technique showing section

Request for Examination: Not Filed

The Number of Claims: 2 OL (4 pages in total)

---

(21) Japanese Patent Application No. H8-218982

(22) Date of Filing: August 21, 1996

---

(71) Applicant: 000005821

Matsushita Electric Industrial Co., Ltd.  
1006, Oaza Kadoma, Kadoma-shi, Osaka

(72) Inventor: KONISHI Yoshihiro

c/o Matsushita Electric Industrial Co., Ltd.  
1006, Oaza Kadoma, Kadoma-shi, Osaka

(72) Inventor: MIYAMA Hiroshi

c/o Matsushita Electric Industrial Co., Ltd.  
1006, Oaza Kadoma, Kadoma-shi, Osaka

(74) Agent: Patent Attorney, MORIMOTO Yoshihiro

---

(54) [Title of the Invention] TFT Liquid Crystal Display Device

(57) [Abstract]

[Object]

To provide a liquid crystal display device in which an outgoing wiring part of a source/drain electrode provided in a peripheral part of a liquid crystal display panel is not peeled to be a wiring defect at a time of cracking the liquid crystal display panel.

[Solving means]

In a thin film transistor array of a TFT liquid crystal display device, at least at part of a base of an outgoing wiring part 10a of a source/drain electrode, a gate insulating film 5 and a semiconductor film 6 which are lower layers thereof are removed to form a structure having a recessed part 12 in a region below a panel cracking part. Thereafter, the outgoing wiring part 10a of the source/drain electrode is formed in the recessed part 12, thereby preventing disconnection due to mechanical stress at a time of cracking the panel.

[Scope of Claims]

[Claim 1]

A TFT liquid crystal display device comprising:

a thin film transistor array in which, over a light-transmitting insulating substrate, a gate insulating film and a semiconductor film are formed and a source/drain electrode is formed to intersect with a transparent pixel electrode and a gate electrode,

wherein a recessed part is formed by removing the gate insulating film and the semiconductor film beneath an outgoing wiring part of the source/drain electrode, and

wherein the outgoing wiring part of the source/drain electrode is formed so that part of the outgoing wiring part of the source/drain electrode is at least in contact with the light-transmitting insulating substrate in the recessed part.

[Claim 2]

The TFT liquid crystal display device as described in claim 1, wherein the recessed part is provided in a position corresponding to a cracking part at a time of cracking a liquid crystal panel.

[Detailed Description of the Invention]

[0001]

[Technical Field to which the Invention belongs to]

The present invention relates to a liquid crystal display device, in particular, an

outgoing wiring part of a source/drain electrode of a TFT array in a TFT (thin film transistor) liquid crystal display device.

[0002]

[Related Art]

Conventionally, for a gate electrode of a TFT liquid crystal display device, a metal conductive film such as aluminum, chromium, or tantalum is used. Further, for a source/drain electrode, a metal conductive film such as aluminum, titanium, or molybdenum is used. On the other hand, in a TFT liquid crystal display device as a computer terminal, high definition, high response speed, and high visibility are required, and particularly, high luminance without image flickering is desired. In order to respond to this requirement, a picture element area has to be increased, and the wiring width of the gate electrode and the source/drain electrode has to be narrowed. However, when the wiring width of the gate electrode and the source/drain electrode is narrowed to deal with the above situation, a wiring defect due to disconnection of the gate electrode and the source electrode is generated, which lowers the yield of the TFT array.

[0003]

FIG. 2 shows an in-plane wiring pattern of a TFT array of a TFT liquid crystal display device, and FIG. 3 is a cross-sectional view in the case where FIG. 2 is sectioned along a line A-A'. In addition, FIG. 4 shows a cross-sectional view in the case where FIG. 2 is sectioned along a line B-B' in the in-plane wiring pattern of the TFT array of the conventional TFT liquid crystal display device.

[0004]

In FIG. 2 to FIG. 4, reference numeral 1 denotes a light-transmitting insulating substrate such as glass, 2 denotes a pixel electrode such as indium oxide containing tin oxide, 3 denotes an insulating film such as a silicon oxide film formed to cover the pixel electrode 2, 4 denotes a gate electrode such as aluminum formed by a sputtering method or the like, 5 denotes a gate insulating film such as silicon nitride, 6 denotes an intrinsic semiconductor layer such as undoped hydrogenated amorphous silicon, 7 denotes a semiconductor protecting layer formed into an island shape, 8 denotes an ohmic contact

layer such as amorphous silicon hydride doped with phosphorus or the like, 9 denotes a contact hole which electrically connects the pixel electrode 2 and a drain electrode 11, and 10 denotes a source electrode.

[0005]

As shown in FIG. 4, in the TFT array of the conventional TFT liquid crystal display device, the peripheral outgoing wiring part 10a of the source/drain electrode is formed over a multilayer film including the gate insulating film 5, the intrinsic semiconductor layer 6, and the ohmic contact layer 8.

[0006]

By the way, in such a TFT liquid crystal display device, a defect part may be generated in the outer edge of the manufactured display device; therefore, the outer edge is cracked and removed after manufacturing. Alternatively, in order to reduce the manufacturing cost, a plurality of TFT arrays are manufactured in the integral manner and combined with a color filter over a counter substrate, and thereafter, the panel is cracked so as to correspond to each TFT array.

[0007]

[Problems to be solved by the Invention]

However, in the conventional TFT liquid crystal display device, after the TFT array is combined with the color filter over the counter substrate, the outgoing wiring part 10a in the panel cracking line x part is peeled from the intrinsic semiconductor layer 6 where adhesion is low due to influence of external stress which is caused by mechanical stress applied at a time of cracking, thereby causing a wiring defect. Accordingly, imaging performance is lowered when the conventional TFT liquid crystal display device displays an image as a liquid crystal display panel.

[0008]

The present invention solves the above problems, and the object is to provide a liquid crystal display device in which an outgoing wiring part of a source/drain electrode provided in a peripheral part of a liquid crystal display panel is not peeled to be a wiring defect at a time of cracking the liquid crystal display panel.

[0009]

## [Means for solving the Problems]

In order to solve the above problems, the present invention provides a TFT liquid crystal display device including a thin film transistor array in which, over a light-transmitting insulating substrate, a gate insulating film and a semiconductor film are formed and a source/drain electrode is formed to intersect with a transparent pixel electrode and a gate electrode, where a recessed part is formed by removing the gate insulating film and the semiconductor film beneath an outgoing wiring part of the source/drain electrode, and the outgoing wiring part of the source/drain electrode is formed so that part of the outgoing wiring part of the source/drain electrode is at least in contact with the light-transmitting insulating substrate in the recessed part.

## [0010]

According to the present invention, it is possible to obtain a liquid crystal display device in which an outgoing wiring part of a source/drain electrode provided in a peripheral part of a liquid crystal display panel is not peeled to be a wiring defect at a time of cracking the liquid crystal display panel.

## [0011]

## [Embodiment Mode of the Invention]

According to the invention as described in claim 1 of the present invention, in a TFT liquid crystal display device including a thin film transistor array in which, over a light-transmitting insulating substrate, a gate insulating film and a semiconductor film are formed and a source/drain electrode is formed to intersect with a transparent pixel electrode and a gate electrode, a recessed part is formed by removing the gate insulating film and the semiconductor film beneath an outgoing wiring part of the source/drain electrode, and the outgoing wiring part of the source/drain electrode is formed so that part of the outgoing wiring part of the source/drain electrode is at least in contact with the light-transmitting insulating substrate in the recessed part. By this structure, part of the outgoing wiring part of the source/drain electrode is formed over the light-transmitting insulating substrate with high adhesion. Therefore, even when mechanical stress is applied at a time of cracking the liquid crystal display panel, the outgoing wiring part of the source/drain electrode is prevented from peeling.

## [0012]

According to the invention as described in claim 2 of the present invention, a recessed part is provided in a position corresponding to a cracking part at a time of cracking a liquid crystal panel. By this structure, the recessed part is provided particularly in a position corresponding to the cracking part at a time of cracking the liquid crystal panel, and the outgoing wiring part of the source/drain electrode is formed so as to be in contact with the light-transmitting insulating substrate at this position. Therefore, adhesion can be ensured particularly at the point where mechanical stress is applied at a time of cracking the liquid crystal display panel, thereby preventing the outgoing wiring part of the source/drain electrode from peeling.

## [0013]

Hereinafter, an embodiment mode of the present invention will be described with reference to FIG. 1 to FIG. 3. Note that FIG. 2 shows an in-plane wiring pattern of a TFT array of a TFT liquid crystal display device, and FIG. 3 is a cross-sectional view in the case where FIG. 2 is sectioned along a line A-A'. Parts shown in these drawings are the same as those in the conventional TFT liquid crystal display device. On the other hand, FIG. 1 is a cross-sectional view of a TFT liquid crystal display device according to the embodiment mode of the present invention and corresponds to a cross-sectional view in the case where FIG. 2 is sectioned along a line B-B'. Note that parts having the same functions as those of the conventional one will be explained by using the same reference numerals.

## [0014]

A TFT array of this TFT liquid crystal display device is manufactured as follows. First, a transparent conductive film (not shown in the drawing) such as indium oxide containing tin oxide is formed over a light-transmitting insulating substrate 1 such as glass by a sputtering method or the like. Thereafter, a pixel electrode 2 is formed by a method such as photolithography. Then, an insulating film 3 such as a silicon oxide film is formed to cover the pixel electrode 2 by a normal pressure chemical vapor deposition method or the like. Thereafter, a metal film such as aluminum is formed by a sputtering method or the like to form a gate electrode 4.

Subsequently, over the gate electrode 4, a gate insulating film 5 is formed using an anodized film, a silicon nitride film formed by a chemical vapor deposition method, or the like. Furthermore, an intrinsic semiconductor layer 6 such as undoped hydrogenated amorphous silicon, a silicon nitride film which is a semiconductor protecting layer 7 having a sufficient selective ratio to the intrinsic semiconductor layer 6, and the like are preferably formed by a plasma CVD method, continuously.

[0015]

Subsequently, the semiconductor protecting layer 7 is formed into an island-shape at least in a TFT channel part, and thereafter, an ohmic contact layer 8 is formed using amorphous silicon hydride doped with phosphorus or the like by a plasma CVD method or the like. Then, a contact hole 9 which electrically connects the pixel electrode 2 and a drain electrode 11 is formed by dry etching or the like.

[0016]

At this time, the ohmic contact layer 8, the intrinsic semiconductor layer 6, the gate insulating film 5, and the insulating film 3 (not shown in FIG. 1) are concurrently removed by a dry etching method or the like, which are beneath an outgoing wiring part 10a, in a peripheral part of a TFT array in a position corresponding to a position, where stress is applied at a time of cracking after the TFT array and a color filter over a counter substrate are combined, i.e. in a cracking line x part. Therefore, a structure having a recessed part 12 in a region intersecting with the panel cracking line x part is obtained. Thereafter, a metal film such as aluminum is formed by a sputtering method or the like in the recessed part 12, and the outgoing wiring part 10a of a source electrode 10 and the drain electrode 11 is formed.

[0017]

In such a manner, in the TFT liquid crystal display device, when the outgoing wiring part 10a of the source/drain electrode in the peripheraly of the TFT array is formed, the gate insulating film 5, the semiconductor layer 6, and the like which are a base are previously removed by dry etching or the like, and a structure having the recessed part 12 in a region intersecting with the panel cracking line x part is obtained. Thereafter, by forming the outgoing wiring part 10a of the source/drain electrode, the

outgoing wiring part 10a of the source/drain electrode is firmly adhered to the light-transmitting insulating substrate 1; therefore, the outgoing wiring part 10a of the source/drain electrode is prevented from peeling even when mechanical stress is applied at a time of cracking the liquid crystal display panel. Accordingly, disconnection due to stress at a time of cracking the panel is prevented; thus, image quality as the liquid crystal display device and the manufacturing yield can be improved.

[0018]

In addition, particularly, the recessed part 12 is provided in a position corresponding to the cracking line x part at a time of cracking the liquid crystal panel, and the outgoing wiring part 10a of the source/drain electrode is formed so as to be in contact with the light-transmitting insulating substrate 1 at that point. Therefore, adhesion particularly at the point where mechanical stress is applied at a time of cracking the liquid crystal display panel is ensured, and it is not required to form an unnecessary recessed part at another point while preventing disconnection due to stress at a time of cracking the panel. Accordingly, steps in manufacturing are not increased more than necessary. In addition, when the contact hole 9 is formed, the gate insulating film 5 and the semiconductor layer 6 which are the base of the peripheral outgoing wiring part 10a are concurrently removed by a dry etching method or the like, thereby preventing steps in manufacturing from increasing.

[0019]

[Effect of the Invention]

As described above, according to the present invention, it is possible to prevent a disconnection defect, which is caused by peeling from the part, where adhesion of a film is low, due to mechanical external stress at a time of cracking a panel. Further, a wiring defect as a liquid crystal display device can be significantly reduced, and image quality and the manufacturing yield can be improved.

[Brief Description of the Drawings]

[FIG. 1] A cross-sectional view of a TFT liquid crystal display device according to the embodiment mode of the present invention, corresponding to a cross-sectional view in the case where FIG. 2 is sectioned along a line B-B'.

[FIG. 2] A plan view showing an in-plane wiring pattern of a TFT array of a TFT liquid crystal display device.

[FIG. 3] A cross-sectional view in the case where FIG. 2 is sectioned along a line A-A'.

[FIG. 4] A cross-sectional view of a conventional TFT liquid crystal display device, corresponding to a cross-sectional view in the case where FIG. 2 is sectioned along a line B-B'.

[Explanation of Reference Numerals]

- 1 light-transmitting insulating substrate
- 2 pixel electrode
- 4 gate electrode
- 5 gate insulating film
- 6 intrinsic semiconductor layer
- 10 source electrode
- 10a outgoing electrode part
- 11 drain electrode
- 12 recessed part
- x cracking line

**Family list**2 family member for: **JP10062814**

Derived from 1 application

[Back to JP1](#)**1 TFT LIQUID CRYSTAL DISPLAY DEVICE****Inventor:** KONISHI YOSHIHIRO; MIYAMA HIROSHI **Applicant:** MATSUSHITA ELECTRIC IND CO LTD**EC:****IPC:** G02F1/136; G02F1/1368; H01L29/786 (+**Publication info:** JP3207360B2 **B2** - 2001-09-10**JP10062814 A** - 1998-03-06Data supplied from the *esp@cenet* database - Worldwide

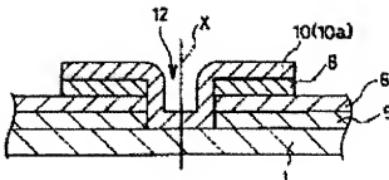
# TFT LIQUID CRYSTAL DISPLAY DEVICE

Patent number: JP10062814  
Publication date: 1998-03-06  
Inventor: KONISHI YOSHIHIRO; MIYAMA HIROSHI  
Applicant: MATSUSHITA ELECTRIC IND CO LTD  
Classification:  
- international: G02F1/136; G02F1/1368; H01L29/786; G02F1/13;  
H01L29/66; (IPC1-7): G02F1/136; H01L29/786  
- european:  
Application number: JP19960218982 19960821  
Priority number(s): JP19960218982 19960821

[Report a data error here](#)

## Abstract of JP10062814

**PROBLEM TO BE SOLVED:** To provide a liquid crystal display device with which the peeling of the outgoing wiring parts of the source and drain electrodes disposed in the peripheral parts of a liquid crystal display panel at the time of cracking the liquid crystal display panel and the consequent occurrence of wiring defects do not arise. **SOLUTION:** The gate insulating film 5, semiconductor film 6, etc., of the layers below the ground surface of the outgoing wiring parts 10a of the source and drain electrodes of the thin-film transistor array of the TFT(thin-film transistor) liquid crystal display device are removed at least in part thereof to form the structure having recessed parts 12 in the regions below the panel cracking part. The outgoing wiring parts 10a of the source and drain electrodes are then formed in these recessed parts 12, by which the disconnection by mechanical stresses at the time of cracking the panel is prevented.



(51)Int.Cl. <sup>6</sup> G 0 2 F 1/136 H 0 1 L 29/786	識別記号 5 0 0	序内整理番号 F I G 0 2 F 1/136 H 0 1 L 29/78	技術表示箇所 5 0 0 6 1 2 C
---	---------------	---	----------------------------

審査請求 未請求 請求項の数 2 O.L. (全 4 頁)

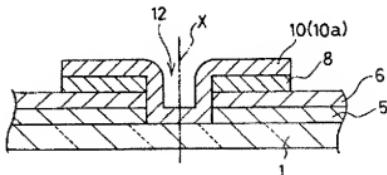
(21)出願番号 特願平8-218982	(71)出願人 000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日 平成8年(1996)8月21日	(72)発明者 小西 労広 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
	(72)発明者 深山 博 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
	(74)代理人 弁理士 森本 義弘

## (54)【発明の名称】 TFT 液晶表示装置

## (57)【要約】

【課題】 液晶表示パネルの周辺部に設けられるソース・ドレイン電極の引き出し配線部が、液晶表示パネルを割断する際に剥がれて線欠陥不良となることのない液晶表示装置を提供する。

【解決手段】 TFT 液晶表示装置の薄膜トランジスタアレイにおいて、ソース・ドレイン電極の引き出し配線部 10a の下地の少なくとも一部でその下層のゲート絶縁膜 5 および半導体膜 6などを除去し、パネル割断部の下の領域を凹部 12 を有する構造とした後、この凹部 12 にソース・ドレイン電極の引き出し配線部 10 a を形成することでパネル割断時の機械的なストレスによる断線を防止する。



1...透光性絶縁性基板

5...ゲート絶縁膜

6...真性半導体層

10...ソース電極

10a...引き出し配線部

12...凹部

X...割断線

## 【特許請求の範囲】

【請求項 1】 透光性絶縁性基板に、ゲート絶縁膜および半導体膜が形成されているとともに透明な画素電極およびゲート電極と交差してソース・ドレイン電極が形成される薄膜トランジスタアレイを有する TFT 液晶表示装置において、ソース・ドレイン電極の引き出し配線部の下層に位置する部分のゲート絶縁膜および半導体膜を除去して凹部を形成し、ソース・ドレイン電極の引き出し配線部の一部が、前記凹部において少なくとも透光性絶縁性基板に接するように、ソース・ドレイン電極の引き出し配線部を形成した TFT 液晶表示装置。

【請求項 2】 凹部が液晶パネルを割断する際の割断部に相当する位置に設けられている請求項 1 記載の TFT 液晶表示装置。

## 【発明の詳細な説明】

### 【0001】

【発明の属する技術分野】 本発明は液晶表示装置、特に TFT (薄膜トランジスタ) 液晶表示装置の TFT アレイのソース・ドレイン電極の引き出し配線部に関するものである。

### 【0002】

【従来の技術】 従来、 TFT 液晶表示装置のゲート電極にはアルミニウム、クロムおよびタンタルなどの金属導電膜が用いられており、ソース・ドレイン電極には、アルミニウム、チタンおよびモリブデンなどの金属導電膜が用いられている。一方、コンピュータの端末としての TFT 液晶表示装置は、高精細・高速応答・高視認性が要求されており、特に画像のちらつきがない高輝度が要望されている。この要望に応えるためには、絵画面積を増やすなければならない。しかし、これに対処すべく、ゲート電極およびソース・ドレイン電極の線幅を狭くすると、ゲート電極およびソース電極の断線にともなう線欠陥不良を生じて、 TFT アレイの歩留りが低下していた。

【0003】 図 2 は TFT 液晶表示装置の TFT アレイの面内配線パターンを示し、図 3 は図 2 の A-A' 線で切断した場合の断面図である。また、従来の TFT 液晶表示装置の TFT アレイの面内配線パターンにおける、図 2 の B-B' 線で切断した場合の断面図を図 4 に示す。

【0004】 図 2 ～ 図 4 において、 1 はガラスなどの透光性絶縁性基板、 2 は酸化錫を含む酸化インジウムなどの画素電極、 3 は画素電極 2 を覆うように形成された酸化珪素膜などの絶縁膜、 4 はスパッタリング法などで成膜されたアルミニウムなどのゲート電極、 5 は窒化珪素などのゲート絶縁膜、 6 は非ドープ水素化アモルファスシリコンなどの真正性半導体層、 7 は島状に形成された半導体保護層、 8 は構などをドープした水素化アモルファスシリコンなどのオーミックコンタクト層、 9 は画素電

極 2 とドレイン電極 11 を電気的に接続するコンタクトホール、 10 はソース電極である。

【0005】 図 4 に示すように、従来の TFT 液晶表示装置の TFT アレイは、周辺のソース・ドレイン電極の引き出し配線部 10a をゲート絶縁膜 5 、真正性半導体層 6 およびオーミックコンタクト層 8 からなる多層膜の上に形成していた。

【0006】 ところで、このような TFT 液晶表示装置は、製造したものの外周縁部に欠陥部を生じることがあるため、製造後に外周縁部を割断して除去が行われている。また、製造コストを低減するために、複数の TFT アレイを一体的に製造するとともに対向基板のカラーフィルターと組み合わせ、この後に、各 TFT アレイに対応するように割断することも行われている。

### 【0007】

【発明が解決しようとする課題】 しかしながら、従来の TFT 液晶表示装置では、そのため TFT アレイを対向基板のカラーフィルターと組み合わせた後、割断する際に加えられる機械的ストレスによる外部応力の影響によってペナル割断線  $\times$  の箇所の引き出し配線部 10a が密着力の弱い真正性半導体層 6 から剥がれて線欠陥不良となり、液晶表示パネルとして画像表示させた際に、画像性能を低下させていた。

【0008】 本発明は上記課題を解決するもので、液晶表示パネルの周辺部に設けられるソース・ドレイン電極の引き出し配線部が、液晶表示パネルを割断する際に剥がれて線欠陥不良となることのない液晶表示装置を提供することを目的とするものである。

### 【0009】

【課題を解決するための手段】 上記課題を解決するためには本発明は、透光性絶縁性基板に、ゲート絶縁膜および半導体膜が形成されているとともに透明な画素電極およびゲート電極と交差してソース・ドレイン電極が形成されるなる薄膜トランジスタアレイを有する TFT 液晶表示装置において、ソース・ドレイン電極の引き出し配線部の下層に位置する部分のゲート絶縁膜および半導体膜を除去して凹部を形成し、ソース・ドレイン電極の引き出し配線部の一部が、前記凹部において少なくとも透光性絶縁性基板に接するように、ソース・ドレイン電極の引き出し配線部を形成したものである。

【0010】 この発明によれば、液晶表示パネルの周辺部に設けられるソース・ドレイン電極の引き出し配線部が、液晶表示パネルを割断する際に剥がれて線欠陥不良となることのない液晶表示装置を得られる。

### 【0011】

【発明の実施の形態】 本発明の請求項 1 に記載の発明は、透光性絶縁性基板に、ゲート絶縁膜および半導体膜が形成されているとともに透明な画素電極およびゲート電極と交差してソース・ドレイン電極が形成されるなる薄膜トランジスタアレイを有する TFT 液晶表示装置に

において、ソース・ドレイン電極の引き出し配線部の下層に位置する部分のゲート絶縁膜および半導体膜を除去して凹部を形成し、ソース・ドレイン電極の引き出し配線部の一部が、前記凹部において少なくとも透光性絶縁性基板に接するよう、ソース・ドレイン電極の引き出し配線部を形成したものであり、この構成により、ソース・ドレイン電極の引き出し配線部の一部が、密着力の強い透光性絶縁性基板に形成されるため、液晶表示パネルを割断する際に機械的ストレスが加えられても、ソース・ドレイン電極の引き出し配線部が剥がれることが防止される。

【0012】本発明の請求項2に記載の発明は、凹部が液晶パネルを割断する際の割断部に相当する位置に設けられているものであり、この構成により、特に凹部が液晶パネルを割断する際の割断部に相当する位置に設けられて、この箇所で透光性絶縁性基板に接するようソース・ドレイン電極の引き出し配線部が形成されるため、特に液晶表示パネルを割断する際に機械的ストレスが加えられる箇所での密着性が確保されて、ソース・ドレイン電極の引き出し配線部が剥がれることが防止される。

【0013】以下、本発明の実施の形態について図1から図3を用いて説明する。なお、図2はTFT液晶表示装置のTFTアレイの面内配線バーナーを示し、図3は図2のA-A'線で切断した場合の断面図であり、これらの図面に示される箇所は従来のTFT液晶表示装置と同様である。一方、図1は本発明の実施の形態にかかるTFT液晶表示装置の断面図であり、図2のB-B'線で切断した場合の断面図に相当するものである。なお、従来のものと同機能のものには同符号を付して説明する。

【0014】このTFT液晶表示装置のTFTアレイは以下のようにして製造される。まず、ガラスなどの透光性絶縁性基板1上に酸化錫を含む酸化インジウムなどの透明導電膜(図示せず)をスパッタリング法などで成膜する。この後、ホリソグラフィなどの方法で画素電極2を形成する。次にこの画素電極2を覆うように酸化珪素膜などの絶縁膜3を常圧化学気相法などで成膜する。この後、スパッタリング法などでアルミニウムなどの金属膜を成膜し、ゲート電極4を形成する。次にゲート電極4の上に陽極酸化膜や化学気相法で成膜された窒化珪素膜などのゲート絶縁膜5を形成する。さらに非ドープ水素化アモルファシリコンなどの真性半導体層6、およびそれに対して充分なエッティング選択比を有する半導体保護層7である窒化珪素膜などプラズマCVD法などにより好ましくは連続的に成膜する。

【0015】次に半導体保護層7を少なくともTFTのチャネル部に島状に形成した後、窪などをドープした水素化アモルファシリコンなどのオーミックコンタクト層8をプラズマCVD法などで成膜する。次に画素電極2とドレイン電極11を電気的に接続するコンタクトホール9をドライエッティングなどによって形成する。

【0016】この時同時にTFTアレイと対向基板のオーミックフィルターを組み合わせた後に割断する際に応力を加える部分すなわち割断線xの部分に相当する部分のTFTアレイ周辺の引き出し配線部10aの下層のオーミックコンタクト層8、真性半導体層6、ゲート絶縁膜5および絶縁膜3(図1においては図示せず)をドライエッティング法などによって除去し、パネル割断線xの部分と交差する領域を凹部12を有する構造とする。その後、この凹部12に、アルミニウムなどの金属膜をスパッタリング法などによって成膜し、ソース電極10とドレイン電極11との引き出し配線部10aを形成する。

【0017】このように、TFT液晶表示装置において、TFTアレイ周辺のソース・ドレイン電極の引き出し配線部10aを形成する際、あらかじめ下地のゲート絶縁膜5および半導体層6などをドライエッティングなどによって除去し、パネル割断線xの部分と交差する領域を凹部12を有する構造とした後にソース・ドレイン電極の引きだし配線部10aを形成することによって、このソース・ドレイン電極の引きだし配線部10aが透光性絶縁性基板1に強固に密着し、液晶表示パネルを割断する際に機械的ストレスが加えられても、ソース・ドレイン電極の引き出し配線部10aが剥がれることが防止される。これにより、パネル割断時のストレスによる断線が防止されて、液晶表示装置としての画質の向上、ならびに製造歩留りの向上が可能となる。

【0018】また、特に凹部12が液晶パネルを割断する際の割断線xの部分に相当する位置に設けられて、この箇所で透光性絶縁性基板1に接するようソース・ドレイン電極の引き出し配線部10aが形成されるため、特に液晶表示パネルを割断する際に機械的ストレスが加えられる箇所での密着性が確保されて、パネル割断時のストレスによる断線が防止されながら、他の箇所に不要な凹部を形成しなくとも済むので、製造する際の工程が必要以上に増加したりすることもない。また、コンタクトホール9を形成する際に、同時にドライエッティング法などによって周辺の引き出し配線部10aの下地のゲート絶縁膜5および半導体層6を除去することによっても、製造する際の工程の増加を抑えることができる。

【0019】

【発明の効果】以上説明したように、本発明によれば、パネル割断時の機械的な外部応力によって膜の密着力の弱い部分からの剥がれによる断線不良を防止することができ、液晶表示装置としての線欠陥が大幅に減少でき、画質の向上、ならびに製造歩留りの向上が可能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態にかかるTFT液晶表示装置の断面図であり、図2のB-B'線で切断した場合の断面図に相当するものである。

【図 2】 TFT 液晶表示装置の TFT アレイの面内配線パターンを示す平面図である。

【図 3】 図 2 の A-A' 線で切断した場合の断面図である。

【図 4】 従来の TFT 液晶表示装置の断面図であり、図 2 の B-B' 線で切断した場合の断面図に相当するものである。

【符号の説明】

1 透光性絶縁性基板

2 画素電極

4 ゲート電極

5 ゲート絶縁膜

6 真性半導体層

10 ソース電極

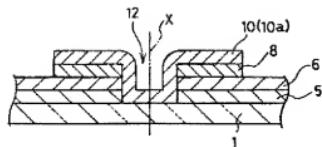
10a 引き出し配線部

11 ドレイン電極

12 凹部

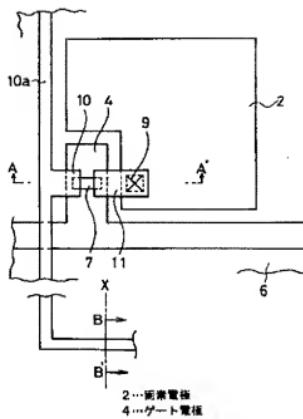
x 割断線

【図 1】



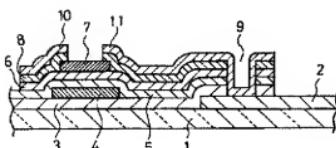
1 透光性絶縁性基板  
5 ゲート絶縁膜  
6 真性半導体層  
10 ソース電極  
10a 引き出し配線部  
12 凹部  
X 割断線

【図 2】



2 画素電極  
4 ゲート電極  
11 ドレイン電極

【図 3】



【図 4】

